Logique combinatoire
Quelques applications des portes logiques

Objectifs.

- Réaliser les fonctions logiques NON, ET, OU à l'aide de portes ET-NON.
- Réaliser un **additionneur** binaire.

I. Réalisations de fonctions logiques.

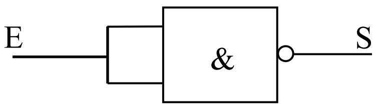
Parmi les portes de base, la porte ET-NON (ou NAND) est une des plus répandues, car techniquement plus facile à réaliser. C'est à l'aide de cette porte que l'on réalise les principales fonctions logiques.

Les tables de vérité.

Dans chacun des cas proposés ci-dessous :

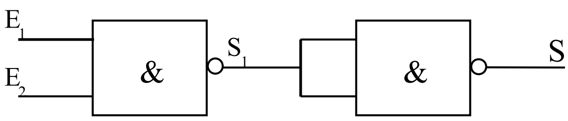
- établir la table de vérité, après analyse du schéma.
- vérifier que cette table est bien celle de la fonction que l'on veut réaliser.
-

a) Fonction NON.



E	S
0	
1	

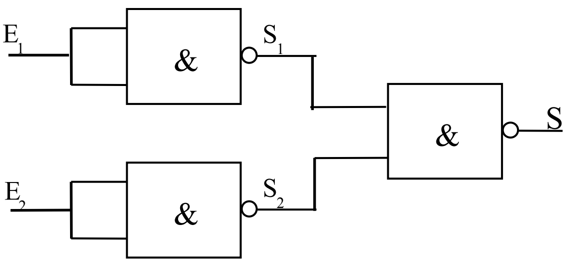
b) Fonction ET.



S_1 = ... S = ...

E_1	E_2	S_1	S
0	0		
0	1		
1	0		
1	1		

c) Fonction OU.



S_1 = ... S_2 = ... S = ...

E_1	E_2	S_1	S_2	S
0	0			
0	1			
1	0			
1	1			

II. Réalisation d'un additionneur binaire.

1. L'addition binaire.

L'ensemble des nombres entiers naturels possède une infinité d'éléments, mais on n'utilise pour les écrire qu'un nombre fini de symboles, appelés chiffres. En numération **décimale** (base 10) on utilise **dix chiffres** (0, 1, 2, 3, 4, 5, 6, 7, 8 et 9); en numération **binaire** (base 2), **deux bits** suffisent: 0 et 1.

L'addition de deux bits est résumée dans le tableau suivant.

0	0	1	1	
+ 0	+ 1	+ 0	+ 1	
0	1	1	1 0	(lire "un,zéro")

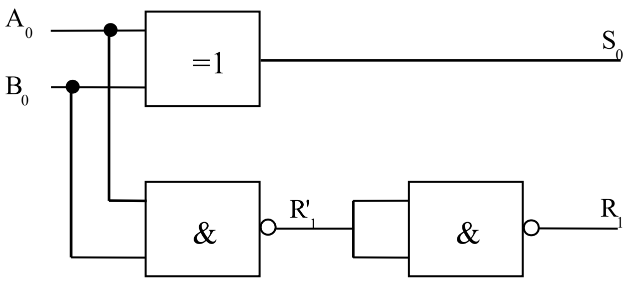
Pour réaliser l'addition binaire de deux quartets on procède comme pour l'addition décimale :
- opérer en partant de la droite,
- prendre en compte les retenues partielles.

R_4	R_3	R_2	R_1		⟵ retenue
	A_3	A_2	A_1	A_0	⟵ 1[er] quartet
+	B_3	B_2	B_1	B_0	⟵ 2[ème] quartet
R_4	S_3	S_2	S_1	S_0	⟵ somme

<u>Exercice :</u> Effectuer l'addition binaire des deux quartets 1010 et 1111.

2. Le demi additionneur.

L'addition de deux bits peut être réalisée simplement à l'aide de deux portes NAND et une porte OU-EXCLUSIF.
Après analyse du schéma, compléter la table de vérité suivante.



A_0	B_0	R'_1	R_1	S_0
0	0			
0	1			
1	0			
1	1			

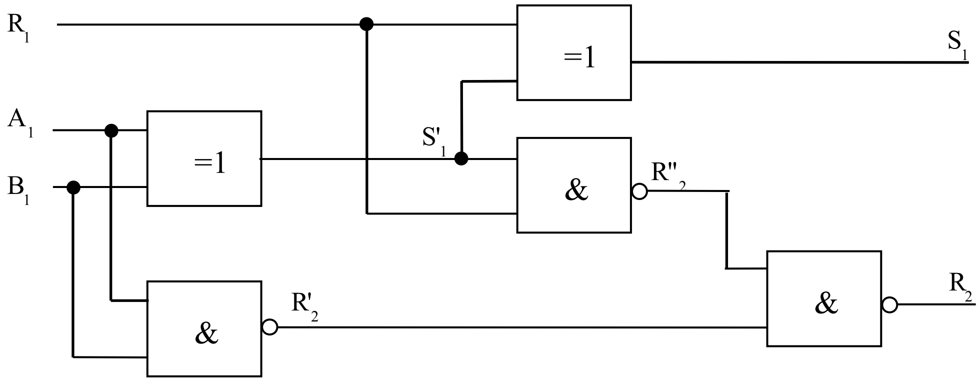
S_0 = ... R'_1 = ... R_1 = ...

Vérifier que l'on a bien réalisé l'addition binaire ⟶

	A_0
+	B_0
R_1	S_0

3. L'additionneur.

Le demi additionneur réalisé ci-dessus, convient pour l'addition des deux bits A_0 et B_0 .
Il ne convient pas pour l'addition des autres bits, car il ne prend pas en compte la retenue intermédiaire précédente.
Pour y remédier on fait appel à un montage constitué de trois portes NAND et deux portes OU-EXCLUSIF.



S'_1 = ... S_1 = ... R'_2 = ... R''_2 = ... R_2 = ...

Après analyse du schéma, compléter la table de vérité suivante.

R_1	A_1	B_1	S'_1	R'_2	R''_2	R_2	S_1
0	0	0					
0	0	1					
0	1	0					
0	1	1					
1	0	0					
1	0	1					
1	1	0					
1	1	1					

Vérifier que l'on a bien réalisé l'addition binaire ⟶

$$\begin{array}{rr} & R_1 \\ & A_1 \\ + & B_1 \\ \hline R_2 & S_1 \end{array}$$

La réalisation de 4 additionneurs en cascade, permet d'effectuer l'addition binaire de deux quartets. (pour le premier additionneur, faire $R_0 = 0$).
Il existe des circuits intégrés qui effectuent directement cette addition.